

IDS (#2)

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **03145691 A**

(43) Date of publication of application: **20.06.91**

(51) Int. Cl

G09G 3/28

(21) Application number: **01282987**

(22) Date of filing: **01.11.89**

(71) Applicant: **HITACHI LTD HITACHI DEVICE
ENG CO LTD**

(72) Inventor: **KONOU AKIHIKO
MIKOSHIBA SHIGEO
SHINADA SHINICHI
SUZUKI MUTSUZOU
EFU SHII KAAZON
KITAGAWA HO**

(54) **DISPLAY METHOD FOR MATRIX PANEL**

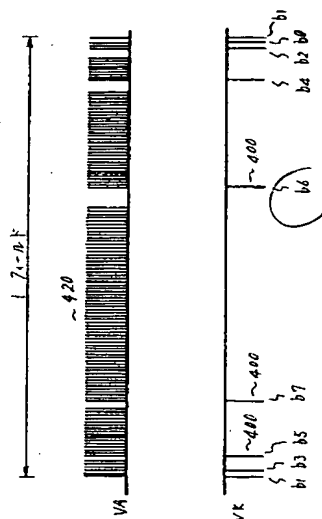
(57) Abstract:

PURPOSE: To prevent the gradation omission to an animated picture and to improve the picture quality by dispersing the display order of gradation bits.

CONSTITUTION: With respect to the display order of gradation bits in one field, the gradation bits of bits being lower than the most significant bit exist in both before and after the time of the most significant bit. In the case of b1, b3, b5, b7, b6, b4, b2 and b0, and in the case the luminance is varied between b0 and b1, the time when light emission is not executed near one field, and the case when light emission is executed in a near part timewise, are generated. For instance, in the case only b0 emits light, b0 emits light once per one field, but in the case a display of b0 is varied to a display of b1 in a gap of the field, since b0 and b1 are connected in its order in the gap of the field, both b0 and b1 emit light in a certain short time. However, the display of b0 and b1 is a display whose gradation level is low, and in the case only b0 and b1 do not emit light, the display becomes dark, therefore, deterioration of the picture quality such as a gradation omission, etc., does not occur. In such a way, the

picture quality can be improved with respect to an animated picture.

COPYRIGHT: (C)1991,JPO&Japio



b1, b3, b5, b7

MSR

⑫ 公開特許公報(A)

平3-145691

⑮ Int. Cl.⁵
G 09 G 3/28識別記号 庁内整理番号
B 8725-5C

⑯ 公開 平成3年(1991)6月20日

審査請求 未請求 請求項の数 4 (全8頁)

⑰ 発明の名称 マトリクスパネルの表示方法

⑱ 特 願 平1-282987

⑲ 出 願 平1(1989)11月1日

⑳ 発 明 者 鴻 上 明 彦 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

㉑ 発 明 者 御 子 柴 茂 生 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

㉒ 発 明 者 品 田 眞 一 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

㉓ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉔ 出 願 人 日立デバイスエンジニアリング株式会社 千葉県茂原市早野3681番地

㉕ 代 理 人 弁理士 小川 勝 男 外1名

最終頁に続く

明 細 書

1. 発明の名称

マトリクスパネルの表示方法

2. 特許請求の範囲

1. 文字、または映像信号をA/D変換し、発光の時間幅又はパルス数で階調を表示するマトリクスパネルの表示方法で、1フィールド内の階調ピットの表示順番が、最上位ピットの時間的前と後の両方に最上位ピットよりも低いピットの階調ピットが存在することを特徴とするマトリクスパネルの表示方法。

2. 特許請求の範囲第1項において、 $n+1$ 階調ピット($b_0, b_1, b_2, \dots, b_n$)の表示で、最上位ピット b_n の両隣りの階調ピットが b_{n-1} と b_{n-2} であることを特徴とするマトリクスパネルの表示方法。

3. 特許請求の範囲第2項において、 $n=7$ で階調ピットの表示順番が、 $b_1, b_3, b_5, b_7, b_6, b_4, b_2, b_0$ であることを特徴とするマトリクスパネルの表示方法。

4. 特許請求の範囲第2項において、 $n=7$ で階調ピットの表示順番が、 $b_0, b_2, b_4, b_6, b_7, b_5, b_3, b_1$ であることを特徴とするマトリクスパネルの表示方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、デジタル信号のままに表示するマトリクスパネル、例えば、ガス放電パネル、EL表示素子、蛍光表示管、液晶表示素子等のマトリクスパネルの表示方法に関する。

〔従来の技術〕

従来、マトリクスパネルの階調表示方法、例えば、メモリ形ガス放電パネルの階調表示方法が、加治、他：電子通信学会画像工学会資料、No. IT72-45(1973-03)による「AC形プラズマディスプレイによる中間調動画表示」と題する文献において論じられている。

〔発明が解決しようとする課題〕

上記従来技術では階調の各ピット(例えば8ビット階調で、最下位ビットから $b_0, b_1, b_2,$

…b 7) の表示の順番は、1 画素の表示時間 (例えば NTSC テレビ信号では 1 フィールド ≈ 16.7 msec) で、b 0, b 1, b 2, …b 7 の順番となっている。このような階調ビットの表示順番では、動画に対して、階調落ち又は画素が粗く感ずるといふ画質の劣化が生じる。

上記のことを詳細に説明するため、ガス放電テレビを例に、階調表示方法を第 2 図から第 5 図までを用いて説明する。

第 2 図は、3 電極ガス放電パネルの一つのセルの断面を示す一例である。基板 200 上に第 1 電極 (陰極) 220 が Ba 又は Ni, LaBe 等の材料で形成されている。一方、面板 210 には第 3 電極 (表示陽極) 240 が印刷等の技術で形成されている。また、図に示す放電空間 (表示放電空間 250 と補助放電空間 270) が、穴の開いたスペーサを何枚も重ねる等の手段で形成され、図中に示す第 2 電極 (補助陽極) 230 が配置される。

第 1 電極 220 と第 3 電極 240 の間で放電

(3)

示す。

図中、 V_a は第 1 電極リード線に印加する電圧波形、400 はマトリクスパネル内の 1 ラインをアドレスするパルスで第 1 電極アドレスパルスと称する。この第 1 電極アドレスパルスのパルス幅は、第 4 図の例では 1 ラインをアドレスするために割り当てられた時間幅 Δ ($=1H/\text{階調ビット数}$, H : 水平走査期間) と同じにしてある。例えば、テレビ信号を 8 ビット階調 (256 階調) で表示した場合、 $\Delta \approx 7.9 \mu s$ となる。

図中、 V_s は第 2 電極リードに印加するパルス電圧波形を示し、パルス 410 は第 2 電極パルスで、第 1 電極アドレスパルス 400 よりもパルス幅が狭く、 Δ の時間幅の後方に位置する。この第 2 電極パルスは、テレビ信号の内容によつて有無が変化する。

図中、 V_a は第 3 電極リードに印加する電圧波形を示し、第 1 電極リードと第 3 電極リードのライン番号の同じものに対しては、図中第 3 電極に印加する幅の狭いパルス 420 は第 1 電極アドレ

(5)

(表示放電) が生じると、表示放電空間 250 内のガス (Xe 又は $Ne-Xe$, $He-Xe$ 等の混合ガス) から紫外線が発生し、蛍光体 260 が発光して表示が行われる。第 1 電極 220 と第 2 電極 230 との間では、いわゆる種火放電 (補助放電) が発生し、この補助放電が第 1 電極 220 と第 3 電極 240 との間の表示放電に移行するかの制御は、第 2 電極 230 に印加するパルスの有無で行う。この補助放電は蛍光体 260 を励起しないため、表示発光には影響を与えない。

第 3 図はマトリクス形ガス放電パネル 300 の各電極の配線の例を示す図である。ガス放電パネルの各セル 350 の第 1 電極と第 3 電極は横方向に第 1 電極リード線 310 (例えば電極数は 480 本で各リード線の番号を上から K_1, K_2, \dots, K_{480} とする) と第 3 電極リード線 340 (同様に上から A_1, A_2, \dots, A_{480} とする) に配線され、第 2 電極は縦方向に補助陽極リード線 320 と 330 に配線する。

これらの各電極に印加する電圧波形と第 4 図に

(4)

スパルスの直後から階調のビットに応じたパルスの数だけ連続的に印加される。

次に、各電極間の放電状態を、第 4 図、I, II, III の期間に対応させて説明する。

第 1 電極にアドレスパルス 400 が印加されると、期間 I で第 1 電極と第 2 電極の間で放電が生じる。これを補助放電と呼ぶ。この放電経路は、第 2 図 270 に示す補助放電空間で生じ、この空間の壁面には蛍光体が塗布されておらず、パネル前面から見て隠れた構造をしているため、表示画質への影響は少ない。

次に、第 2 電極にパルス第 4 図 410 が印加される II の期間では、第 1 電極と第 2 電極の電位差が小さくなるため、第 1 電極と第 2 電極の間の放電は止まる。しかし、あらかじめ I の期間で種火放電 (補助放電) が行われていたため、II の期間では第 1 電極の近傍に空間電荷が多数存在することから、第 1 電極と第 3 電極の間で放電が生じる。このように、放電が第 2 電極から第 3 電極に移ることを、ここではスイッチングと呼ぶ。スイッチ

(6)

ングが行われると、第1電極と第3電極の間の放電経路(第2図表示放電空間250)に荷電粒子が多数発生する。

次に第4図Ⅲの期間では、第3電極にパルス幅の狭いパルス420が先ず印加される。上記Ⅱの期間のスイッチングにより、表示放電空間に荷電粒子が多数存在するため、このパルス420によって第1電極と第3電極の間でパルスの放電が生じる。このパルスの放電によって表示放電空間にさらに荷電粒子が生成し、次のパルス430も放電する。このように、Ⅲの期間では、パルスが連続的に印加されている間、または、このパルス放電を止めるような新たな電位が第1電極に印加されるまで続く。これをパルスメモリと称する。このパルス放電によって第2図の蛍光体260を励起して表示発光が行われる。

表示発光させない場合は、第4図の第2電極のパルス410を取り除く。その場合、スイッチングは行われず、第1電極と第3電極の間で放電が生じないため、第2図の表示放電空間250内の

(7)

b2…に対応して、その比を1:2:4:8:…:128とすれば、2進符号の256階調が構成される。この各々の第3電極のパルス列を放電させるか否かの制御は、前記に示した各々b0, b1…のアドレスパルスに対応した第2電極のパルス(第4図410)の有無によって行う。

従来から階調表示方法は第5図に示すように、1画素の表示期間(第5図の例では1フィールド)に最下位ビットb0から順番にb1, b2…b7と表示していた。ところがこの場合、例えば第1表に示すように、レベル127とレベル128と

第 1 表

レベル	b0	b1	b2	b3	b4	b5	b6	b7
127	1	1	1	1	1	1	1	0
128	0	0	0	0	0	0	0	1

では、レベル127のときb0～b6全てが表示され、レベル128ではb7のみが表示されるとき、わずか1レベルの違いで各ビットの表示が変わる。このとき、第5図から分かるように、ある

(9)

荷電粒子は少ない。したがって、第3電極にパルス420, 430を印加しても放電は発生せず、第2図中の蛍光体260を励起することもない。

したがって、第2電極のパルス410は第1電極と第3電極の間の放電を制御する役目をし、このパルスの有無によつて表示を任意に制御することができる。

次に、ガス放電パネルの階調の表示方法を8ビット階調(256階調)を例に第5図を用いて説明する。

第5図は1フィールド(NTSCテレビ信号の場合は1/60秒)の間に第1電極に印加する電圧波形V_Kと第3電極に印加する電圧波形V_Aの一例を示す図である。第1電極には1フィールド間にビットに対応した8つのパルスを印加し、各々b0, b1, b2…のアドレスパルスと呼ぶ。第3電極に印加するパルスは、第4図及び第5図に示すように、アドレスパルス400の印加直後から始まり、次のアドレスパルスが来る前にパルスが終る。その各々のパルスの数は、b0, b1,

(8)

フィールドでレベル127を表示し、次のフィールドでレベル128を表示したとき、輝度が最高レベルの半分の明るさであるにもかかわらず1フィールドの時間幅(約16.7msec)で全く発光しないことになる。そのような現象が起こると、A/D変換器の出力レベルが128の近傍にあるとき、A/D変換器に入力するアナログ信号に入っている雑音から、127以下のレベルと128以上のレベルとでゆらぐことになる。そうすると、画像として観測した場合、1フィールドの期間発光しないセルが、雑音で支配され、各セルのフリッカーとなつてあたかも雑音が強調されたようになる。特に動画の場合、この現象が著しく強調され、階調落ち、又は画素が粗く感じるような現象となり、画質の劣化が著しくなる。

また、第2表に示すように、レベル63とレベル64の間、レベル31とレベル32の間、レベル15とレベル16の間のようなビットの切れ目であるとか、レベル191とレベル192のようなb7が発光しているにもかかわらず、発光しな

(10)

第 2 表

レベル	b0	b1	b2	b3	b4	b5	b6	b7
63	1	1	1	1	1	1	0	0
64	0	0	0	0	0	0	1	0
31	1	1	1	1	1	0	0	0
32	0	0	0	0	0	1	0	0
15	1	1	1	1	0	0	0	0
16	0	0	0	0	1	0	0	0
191	1	1	1	1	1	1	0	1
192	0	0	0	0	0	0	1	1

い期間が大きく変わるような時にも動画に対して画質の劣化がみられる。これらの現象は輝度が高い表示に対して著しく、輝度が低いとこのような現象が観測されにくいという特徴を持つ。

以上述べて来た如く、上記従来技術では、階調ビットの表示順番をb0, b1, … b7としていたために、動画に対して階調落ち、あるいは画素が粗く感じる等の欠点がある。

本発明の目的は、このような画質劣化の生じな

(11)

b0, b2, b4, b6, b7, b5, b3, b1とすることによつて、1フィールド間の発光が分散されて、動画に対する画質劣化を防ぐことができる。

第1図は、1フィールド内の階調ビットの表示順番を、b1, b3, b5, b7, b6, b4, b2, b0とした場合の第1電極印加電圧波形V_Kと第3電極印加電圧波形V_Aを示した例である。各ビットの間隔は、第5図に示す各ビットの持つ時間間隔をそのまま保持し、第3電極に印加するパルス数も各ビットに対応した数そのままとする。

第6図は、1フィールド内の階調ビットの表示順番を、b0, b2, b4, b6, b7, b5, b3, b1とした場合の第1電極印加電圧波形V_Kと第3電極印加電圧波形V_Aを示した例である。この場合も第1図と同様、各ビットの持つ時間間隔は第5図に示す各ビットの持つ時間間隔と同じである。

以上の例はガス放電テレビに限って述べたが、

(13)

い新たな階調ビットの順番を提供し、特に動画に対する画質の向上を目的としている。

〔課題を解決するための手段〕

上記目的を達成するために、1画素の表示期間(上記例では1フィールド)で、b0, b1, b2…b7の順番を分散させて表示すればよい。特に、最も画質劣化を生じる第1表の場合、最上位ビット(上記例ではb7)の両隣りに最上位ビットより低いビットを配置するとよい。最上位ビットb7はメモリパネルの場合、半フィールドの期間表示することになるので、b7は1フィールドの中間位に位置するのが最もよい。そのときにはb5とb6をb7の両隣りに置けば、b7はほぼ1フィールドの中間的位置となる。また、その場合第1表のレベル127とレベル128とがフィールドごとに変わつたとしても、1フィールド期間に必ず発光する時間が存在することになる。

また第2表のような場合には、階調ビットの表示順番を、b1, b3, b5, b7, b6, b4, b2, b0とするか、又はこの順番が効である。

(12)

本発明は、デジタル的にパルス幅、またはパルス数で輝度変調をするマトリクスパネル、例えばEL表示素子、液晶表示素子、蛍光表示管等にも適用される。

〔作用〕

本発明の階調ビットの表示順番で、例えば第1図に示す、b1, b3, b5, b7, b6, b4, b2, b0の場合、b0とb1の間で輝度が変化する場合に、1フィールド近く発光しない時と、時間的に近い所で発光する場合とが生じる。例えば、b0のみが発光する場合は1フィールドに1回b0が発光する。ところが、フィールドの切れ目でb0の表示からb1の表示に変わった場合、b0とb1がフィールドの切れ目で順番がつながっているため、ある短い時間にb0とb1が両方発光する。しかし、これらb0, b1の表示は階調レベルの低い表示であり、このb0とb1のみが発光しない場合には暗い表示なので階調落ち等の画質劣化はない。また、他のビットが発光している場合には輝度が充分に明るいので、この時間

(14)

変化を感じることはない。

〔実施例〕

以下、本発明の一実施例を第7図を用いて説明する。

第7図は、ガス放電テレビを例とした回路構成図である。G、B、Rの各色信号に分離された映像信号810、820、830は各々のA/D変換器840、850、860によりアナログ信号からデジタル信号に変換されて、フレームメモリ870に格納する。一方、このフレームメモリの読み出しは、本発明の階調ピットの時間に合ったタイミングで、専用の読み出しROM900を用い、このROMはクロック信号880をカウントするカウンタ890によって動作する。このカウンタのリセットはテレビ信号のV（垂直同期）信号、あるいは必要に応じてH（水平同期）信号を用いる。フレームメモリから読み出された信号は、シフトレジスタ1010と1030に入力し、信号の直並列変換をした後に各々の第2電極ドライバ1020と1040によってパネル800の

(15)

駆動に必要な高電圧信号に変換してパネルの第2電極に印加する。ここで、シフトレジスタ、ドライバが第7図でパネルの上と下にあるのは、第2電極がパネルの上半分と下半分で分離して駆動する2行同時駆動のためである。

一方、第1電極に印加する信号（第1図及び第6図V_Kのロジック信号）はROM920により発生し、1Hずつシフトするシフトレジスタ980と970に入力し、直並列変換した後、ドライバ1000と990によって高電圧信号に変換してパネルの第1電極に印加する。

また、第3電極に印加する信号（第1図及び第6図V_Aのロジック信号）はROM910により発生し、1Hずつシフトするシフトレジスタ930と940に入力し、直並列変換した後、ドライバ950と960により高電圧信号に変換してパネルの第3電極に印加する。

〔発明の効果〕

本発明によれば、階調ピットの表示順番を分散させることによって、特に動画に対する階調落ち

(16)

あるいは画素が粗く感ずるという画質劣化を防ぎ、画質の向上ができるという効果がある。

4. 図面の簡単な説明

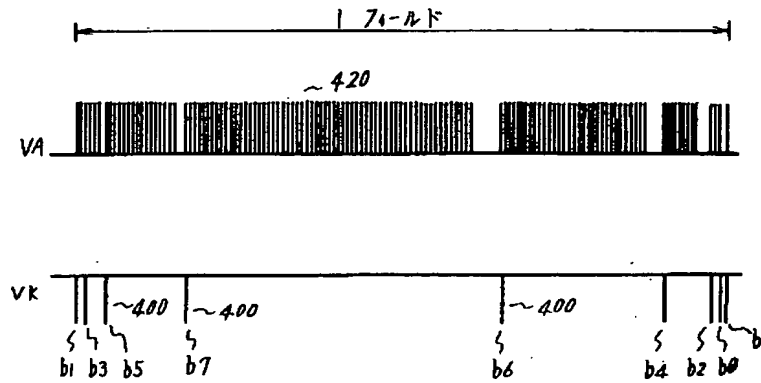
第1図は本発明の一実施例の階調ピットの表示順番の例を示す図、第2図はガス放電パネルの1セルの断面図、第3図はガス放電パネルの配線を示すモデル図、第4図はガス放電パネルの駆動を説明するパルスタイミング図、第5図は従来の階調表示の説明図、第6図は本発明の他の実施例の階調ピットの表示順番を示す図、第7図は本発明の一実施例を示すガス放電テレビの回路構成図である。

400…第1電極アドレスパルス。

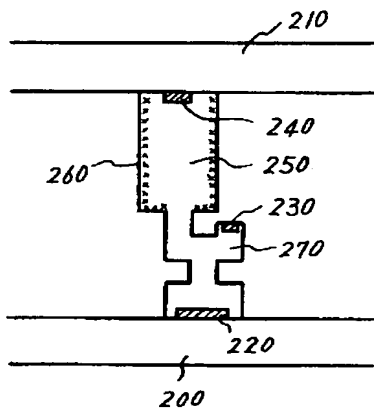
代理人 弁理士 小川勝男

(17)

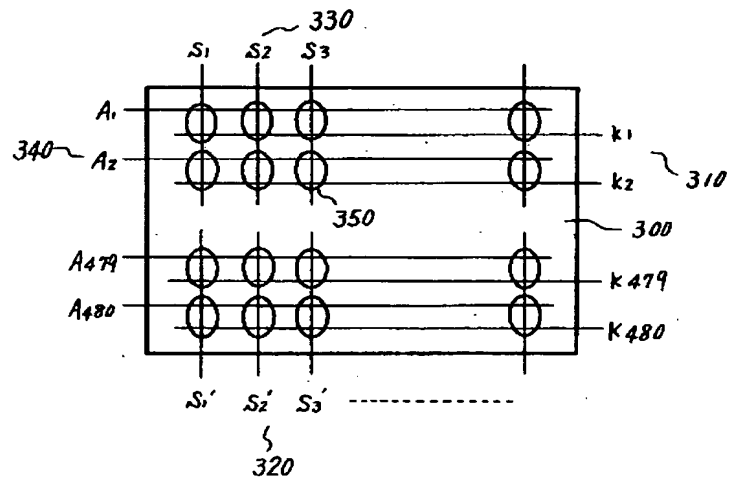
第 1 図



第 2 図



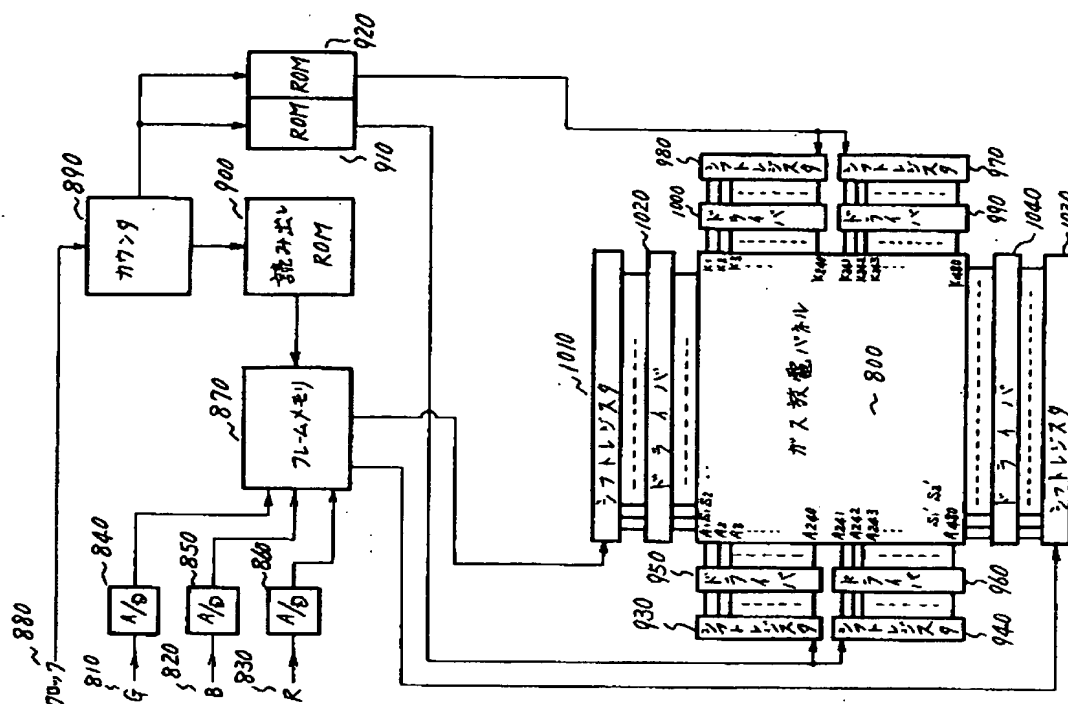
第 3 図



200 基板
210 面板
220 第1電極(陰極)
230 第2電極(補助陽極)
240 第3電極(表示陽極)
250 表示放電空間
260 蛍光体
270 補助放電空間

300 ガス放電パネル
310 第1電極リード線
320, 330 第2電極リード線
340 第3電極リード線
350 放電セル

第 7 図



第1頁の続き

②発明者 鈴木 睦 三

東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

②発明者 エフ・シー・カーゾン

東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

②発明者 北 川 邦

千葉県茂原市早野3681番地 日立デバイスエンジニアリング株式会社内

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成10年(1998)7月31日

【公開番号】特開平3-145691

【公開日】平成3年(1991)6月20日

【年通号数】公開特許公報3-1457

【出願番号】特願平1-282987

【国際特許分類第6版】

G09G 3/28

【FI】

G09G 3/28 B

手続補正書

平成 8 年 11 月 11 日

特許庁長官殿
事件の表示

平成1年特許願第282987号

補正をする者

事件との関係 特許出願人

名 称 (510)株式会社 日立製作所
(ほか1名)

代理人

居 所 〒100 東京都千代田区丸の内一丁目5番1号

株式会社日立製作所内 電話 東京3212-1111(大代表)

氏 名 (6850) 小 川 勝 男



補正により増加する請求項の数

1

補正の対象

明細書の発明の名称の欄、特許請求の範囲の欄、発明の詳細な説明の欄。

補正の内容



1) 明細書の発明の名称を「表示装置及びその情報表示方法」と訂正する。

2) 明細書の特許請求の範囲を別紙の通り補正する。

3) 明細書の第2頁第19行目、第6頁第1行目、第8頁第15行目、第9頁第9行目、同第18行目、第10頁第18行目、第12頁第3行目～第9行目、同第9行目～第10行目、第13頁第9行目(2箇所)、同第11行目、同第17行目、同第18行目、及び第14頁第19行目に記載の「ビット」を、「サブフィールド」と訂正する。

4) 同第3頁第4行目、第11頁第14行目～第15行目、第12頁第1行目、第13頁第6行目、同第13行目、第14頁第6行目、第15頁第11行目、及び第16頁第19行目に記載の「階調ビット」を、「サブフィールド」と訂正する。

5) 同第12頁第7行目に記載の「最上位ビット」を、「最も発光時間幅の大きいサブフィールド(最上位サブフィールド)」と訂正する。

6) 同第12頁第9行目に記載の「低いビット」を、「発光時間幅の小さいサブフィールド」と訂正する。

以上

特許請求の範囲

1. 同原信号の1フィールドを複数のサブフィールドに分割し、該サブフィールドの発光を情報信号に応じて制御して情報表示を行う表示装置において、

上記1フィールド内で、発光時間幅が最大のサブフィールドを他の発光時間幅のサブフィールド間に配置したサブフィールド配置構成を有することを特徴とする表示装置。

2. 上記サブフィールド配置構成は、

上記発光時間幅が最大のサブフィールドが、発光時間幅が2番目のサブフィールドと3番目のサブフィールドとの間に配された構成である請求項1に記載の表示装置。

3. 上記サブフィールド配置構成は、

最初のサブフィールドから上記発光時間幅が最大のサブフィールドまでは、発光時間幅が次第に大きくなる順番でサブフィールドが配され、発光時間幅が最大のサブフィールドから最後のサブフィールドまでは、発光時間幅が次第に小さくなる順番で配された構成である請求項1または請求項2に記載の表示装置。

4. 上記サブフィールド配置構成は、

上記サブフィールド数が8で、サブフィールドの発光時間幅の比が2進符号を形成し、該サブフィールドの発光時間幅が最小のものb0から最大のものb7までを、順番にb0、b1、b2、b3、b4、b5、b6、b7とした時、サブフィールドが、b1、b3、b5、b7、b6、b4、b2、b0またはb0、b2、b4、b6、b7、b5、b3、b1の順で配された構成である請求項3に記載の表示装置。

5. 同原信号の1フィールドを複数のサブフィールドに分割し、該1フィールド内で、発光時間幅が最大のサブフィールドを他の発光時間幅のサブフィールド間に配置し、該サブフィールドの発光を情報信号に応じて制御し情報表示するようにしたことを特徴とする表示装置の情報表示方法。